

# Trainings en Tecnología Xilinx



Electratraining, ahora como Xilinx ATP (Authorized Training Provider), ofrece entrenamientos intensivos en tecnología Xilinx, tanto presenciales como online (Live Online).

La modalidad presencial son sesiones de diarias de 8 hs, de 9 a 18, con pausa de café y comida. Típicamente se desarrollan en Madrid, en el campus Cantoblanco de la Universidad Autónoma de Madrid.

Las sesiones online son de 4,5 hs con pausa intermedia (14:00 a 18:30 hora Europea - CET). Se utiliza adobe connect con la posibilidad de interactuar con los profesores y ordenadores en la nube con las herramientas de Xilinx instaladas, se requiere conexión estable a internet tanto para seguir la teoría como la práctica.

El material e información se distribuye en inglés en tanto las clases son dictadas en español. Existe la posibilidad de dictado en Inglés para cursos In-Company.

Esta es la *planificación preliminar para segundo semestre 2015*, podéis acceder a [www.electratraining.org](http://www.electratraining.org) para ver detalles de cada curso. Consultas a [info@electratraining.org](mailto:info@electratraining.org).

## ***HDL for FPGA Program / Programa HDL para FPGAs***

### **DL01: HDL (Hardware Description Languages) Logical Synthesis and Simulation for Xilinx FPGA design**

*DL01: HDL (Lenguajes de descripción HW) Síntesis Lógica y Simulación para FPGAs de Xilinx*

Breve resumen: Este curso es una introducción detallada al lenguaje VHDL. Énfasis en escritura de código sintetizable y escritura de código de simulación para bancos de pruebas (testbench). Este curso también introducir nociones de Verilog y la forma de interactuar con VHDL.

(Presencial 3 días, online 5 sesiones)

HL01 - Presencial: L14 – X16 septiembre

## ***Vivado Design Suite Program / Programa Vivado***

### **FP01: Essential Vivado Design Suite : 7-Series, TCL, Static Timing Analysis, Design Constraints**

*FP01: Vivado Fundamental: Serie-7, TCL, Análisis Estático de Tiempos y Restricciones de Diseño*

Breve Resumen: Formación esencial sobre el uso de Vivado™ Design Suite. Principales características de los dispositivos de Xilinx. Restricciones de diseño (XDC), análisis estático de tiempos (STA), buenas prácticas de diseño. Sintetizar, implementar y descargar un diseño. Simular y depurar un sistema FPGA.

(Presencial 3 días, online 5 sesiones)

FP01 - Presencial: X23 – V25 septiembre

FP01 - Online: L28 sep – V2 octubre

**FP02: Advanced Vivado Design Suite: Advanced Timing, Tools and Techniques.**

*FP02: Diseño Vivado FPGAs Avanzado: Timing. Herramientas y Técnicas Avanzadas.*

Breve Resumen: Formación avanzada en el flujo Vivado™. Análisis avanzado timings y restricciones (exceptions, false y multi-cycle path). Técnicas de floorplanning para mejorar el rendimiento y el uso de comandos Tcl tanto en batch como basado en proyecto. Metodología de diseño Xilinx UltraFast e ideas clave para optimizar los diseños.

Incluye: Vivado Design Suite, Advanced XDC & STA and UltraFast Metodology.

(Presencial 3 días, online 5 sesiones)

FP02 - Presencial: X7 – V9 octubre

***Embedded-Zynq Program / Programa empotrados-Zynq***

**EM01: Essential Embedded Systems Design with Xilinx FPGA**

*EM01: Esencial Sistemas Embebidos en FPGA de Xilinx*

Breve resumen: Actualización en el desarrollo de sistemas embebidos utilizando Vivado® Design Suite en dispositivos Xilinx. El curso se basa especialmente Zynq (AP-SoC) aunque también Microblaze. EL curso enseña a crear periféricos para ampliar el sistema así como simularles utilizando modelos funcionales del bus (BFMs).

(Presencial 3 días, online 5 sesiones)

EM01 - Presencial: X21 – V23 octubre

EM01 - Online: L9 – V13 noviembre

**EM02: Advanced Features and Techniques of Embedded Systems Design**

*EM02: Sistemas Embebidos en FPGA Avanzado*

Breve resumen: Ayuda a desarrolladores a entender y utilizar los componentes avanzados de las arquitecturas Zynq® o MicroBlaze™. Detalla los componentes individuales en el PS: periféricos I/O, timers, caché, DMA e interrupciones. Énfasis en el acceso a la DDR de la lógica PL y acceso eficiente en la interconexión PL-PS. Introducción a las técnicas de programación de software y Linux en Sistemas embebidos en Xilinx.

(Presencial 3 días, online 5 sesiones)

EM02 - Presencial: X4 – V6 noviembre

**EML1: Build a Linux distribution for Xilinx FPGA**

*EML1: Construir una distribución Linux para FPGAs de Xilinx*

Incluye: Linux using Yocto and intro drivers.

(Presencial 3 días, online 5 sesiones)

EML1 - Presencial: X2 – V6 diciembre

### ***DSP-HLS-SDx Program / Programa DSP-HLS-SDx***

#### **HLS1: High Level Syntesis for Xilinx FPGAs using Vivado-HLS**

*HLS1: Síntesis de alto nivel para FPGAs de Xilinx con Vivado-HLS*

(Presencial 2 días, online 3 sesiones)

HLS1 - Presencial: M25 – X27 noviembre

#### **SDS1: SDSoc development environment**

*SDS1: Diseño de sistemas con Xilinx SDSoc*

(Presencial 2 días, online 3 sesiones)

SDS1 - Presencial: J26 – V27 noviembre

#### **DSP1: DSP Design Using System Generator**

*DSP1: Diseño DSP en FPGA usando System Generator*

(Presencial 3 días, online 5 sesiones)

DSP1 - Presencial: X9 – V11 diciembre

#### **SDA1: SDAccel for algorithm acceleration**

*SDA1: Aceleración de Algoritmos con SDAccel*

(Presencial 3 días, online 5 sesiones, Q1 2006)

### **Calendario segundo semestre 2015:**

DL01 - Presencial: L14 – X16 septiembre  
FP01 - Presencial: X23 – V25 septiembre  
FP01 - Online: L28 sep – V2 octubre  
FP02 - Presencial: X7 – V9 octubre  
EM01 - Presencial: X21 – V23 octubre  
EM02 - Presencial: X4 – V6 noviembre  
EML1 - Presencial: X2 – V6 diciembre  
EM01 - Online: L9 – V13 noviembre  
HLS1 - Presencial: M24 - X25 noviembre  
SDS1 - Presencial: J25 – V27 noviembre  
DSP1 - Presencial: X9 – V11 diciembre

#### **Precios:**

DL01:	1150 €	EM01:	1650 €	SDS1:	1150 €
FP01:	1650 €	EM02:	1650 €		
FP02:	1650 €	EML1:	1650 €	FP01 Online:	1450 €
DSP1:	1650 €	HLS1:	1150 €	EM01 Online:	1450 €

#### **Packs Precios:**

FP01 + FP02: 3300€ -> 2640 € (-20%)  
DL01 + FP01: 2800€ -> 2240 € (-20%)  
DL01 + FP01 + FP02: 4450 -> 3340 € (-25%)  
EM01 + EM02: 3300€ -> 2640 € (-20%)  
HLS1 + SDS1: 2300 -> 1725€ (-25%)  
HL01 + FP01 + FP02 + EM01 + EM02: 7750 € -> 4960 € (-36%)  
EML1 coming from FP or EM: 1320 € (-20%)  
HLS1 coming from FP or EM: 920 € (-20%)  
SDS1 coming from FP or EM: 920 € (-20%)  
HLS1 + SDS1 coming from FP or EM: 2300 -> 1610€ (-30%)

#### **Descuentos adicionales / Additional discounts:**

Previous ElectraTraining course 5%  
Previous Xilinx technology course in the last 12 month: 10%  
More than one participant from the same company.  
It is possible to use Xilinx Training Credits.