



Xilinx® SpeedWay Design Workshops™

Featuring MicroZed™, ZedBoard™ and Vivado® Design Suite



Silica tiene el gusto de presentar una nueva serie de sus "Xilinx® Speedway" para aquellos diseñadores de aplicaciones electrónicas basadas en la arquitectura Zynq-7000 all programmable SoC® de Xilinx. Impartido por especialistas de Silica, éstos cursos de un día de duración, incluyen tanto presentaciones informativas como ejercicios prácticos (hands-on), con plataformas de desarrollo y MicroZed ZedBoard™. Estos cursos se recomiendan para aquellos ingenieros que deseen adquirir experiencia práctica con las herramientas y técnicas para trabajar con la familia Zynq-7000 AP SoC.

Cursos disponibles en España:



- Introduction to the Xilinx Vivado® Design Software (18/3 Bilbao 25/3 Barcelona; 1/4 Madrid)
- Developing Zynq-7000 AP SoC Software (19/3 Bilbao, 26/3 Barcelona; 2/4 Madrid)
- Developing Zynq-7000 AP SoC Hardware (20/3 Bilbao, 27/3 Barcelona, 3/4 Madrid)

Registro

Info

Introducción a Vivado



Introducción a Xilinx Vivado® Design Software

Este curso introductorio proporciona una comprensión básica de la IDE de software (Integrated Development Environment) Vivado de Xilinx® y demuestra su uso en un proyecto desde el código RTL a través de su implementación. Breves presentaciones y ejercicios prácticos para mostrar al participante cómo crear un nuevo proyecto, crear e importar IP cores, fijar el timing e I/O constraints, sintetizar e implementar el proyecto, analizar los resultados a través de las herramientas de análisis Vivado así como las distintos informes incluidos en la herramienta.

Prerequisites:

Conocimiento básico de FPGA

El cliente deberá traer al curso su propio Ordenador con [Vivado 2013.3](#) instalado así como su propio Kit [ZedBoard](#) ó [MicroZed](#)

Duración: 8 horas con inicio a las 08:30 (registro) finalizando a las 17:30

Agenda:

Introduction to the Vivado Design Suite Vivado Design Flows

Demo: Vivado IDE Overview

○ Lab 1: Vivado IDE Overview

IP and Vivado IP Integrator Flows

○ Lab 2: Designing with IP

Constraints, DRC, Synthesis, and Implementation

○ Lab 3: Vivado Synthesis and Implementation

○ Lab 4: Vivado Design Rule Checker Vivado Reports

○ Lab 5: Vivado Reports Design Analysis features

○ Lab 6: Basic Design Analysis

Tcl Scripting Lab Tools

Appendix: Vivado Reports

Fechas:

18 Marzo Bilbao

25 Marzo Barcelona

1 Abril Madrid

Zynq Software



Desarrollo de SW para Zynq®-7000 AP SoC

El SDK (Software Development Kit) de Xilinx ofrece todo lo necesario para hacer que el desarrollo de SW para Zynq-7000 AP SoC sea lo más sencillo posible. Esta clase cubre estas capacidades, incluyendo la creación de BSP, drivers, código de ejemplo de interrupciones en código C, depuración, programación flash, y dónde obtener más ayuda. Al hacer uso de una plataforma HW Zynq-7000 AP SoC, los asistentes podrán centrarse en el aprendizaje del SDK. Este curso se recomienda como requisito para el curso "Desarrollo de HW para Zynq®-7000 AP SoC". Ya que, este curso ofrece la formación necesaria en el SDK para tener éxito en el curso de hardware, donde los asistentes aprenderán cómo se construyó la plataforma de hardware.

Prerequisites:

El cliente deberá traer al curso su propio Ordenador con [Vivado 2013.3](#) instalado así como su propio Kit [ZedBoard](#) ó [MicroZed](#)

Duración: 8 horas con inicio a las 08:30 (registro) finalizando a las 17:30

Agenda:

○ Lab 1

Explore Zynq HW platform

○ Lab 2

HW platform in SDK 2013.3

○ Lab 3

Bare Metal BSP

○ Lab 4

Develop an application 2013.3

○ Lab 5

Connect HW

○ Lab 6

FSBL

○ Lab 7

Boot from Flash

○ Lab 8

SDK Project Management

○ Lab 9

Dual Processor SW development

○ Lab 10

Interrupts

○ Lab 11: Xilinx Libraries

Fechas:

19 Marzo Bilbao

26 Marzo Barcelona

2 Abril Madrid

Zynq Hardware

**Desarrollo de HW para Zynq®-7000 AP SoC**

En este curso se muestra el flujo de hardware y software para la crear un primer proyecto en Zynq® -7000 AP SoC. A través de una serie de presentaciones y de prácticas, los diseñadores de hardware y firmware aprenderán todos los pasos necesarios para crear un proyecto completo en Zynq-7000 AP SoC tanto en la el kit ZedBoard™ como en la MicroZed™. El curso abarca la arquitectura del sistema de procesador (PS) ARM® Cortex™-A9 y la integración de lógica programable (PL), también se los distintos que conforman el PS, periféricos, relojes, interrupciones, las interfaces AXI así como los controladores de memoria. Se hará especial hincapié en la interconexión PL-PS incluida la integración de IP custom implementados en PL. Para completar el flujo de diseño se mostrará técnicas de depuración del hardware.

Prerequisitos:

El cliente debera traer al curso su propio Ordenador con [Vivado 2013.3](#) instalado así como su propio Kit [ZedBoard](#) ó [MicroZed](#)

Duracion : 8 horas con inicio a las 08:30 (registro) finalizando a las 17:30

Agenda:

Zynq Overview
 Xilinx Embedded Tool Flow
 o Lab 1
 Zynq Processor Overview
 o Lab 2
 Peripherals, Peripherals and more Peripherals!
 o Lab 3
 The Power of TCL
 o Lab 4
 Merging the Processing Subsystem (PS) and Programmable Logic (PL)
 o Lab 5
 Zynq PS DMA Controller
 o Lab 6
 Creating Custom IP
 o Lab 7
 Vivado's Hardware Manager
 o Lab 8
 What's Next
Fechas:
 20 Marzo Bilbao
 27 Marzo Barcelona
 3 Abril Madrid